

DOI:10.3969/j.issn.1003-0972.2016.02.024

低功耗直接衬底耦合 QVCO 的分析与设计

戚玉华*, 何如龙

(海军工程大学 电子工程学院, 湖北 武汉 430033)

摘要:设计了一款基于 TSMC 0.13 μm CMOS 工艺实现的低功耗低相位噪声、直接衬底耦合形式的正交压控振荡器(QVCO).该 QVCO 采用电容抽头技术、丙类操作状态和衬底耦合技术,降低电路的功耗和面积.最终版图后仿真结果表明:该 QVCO 在仅消耗 2 mW 的情况下,在载频 6 GHz 处,相位噪声达到 -119.11 dBc/Hz@1MHz.

关键词:压控振荡器;衬底耦合;低相位噪声;低功耗

中图分类号:TN431.1 **文献标志码:**A **文章编号:**1003-0972(2016)02-0253-04

Analysis and Design for Low-Power Direct Bulk-Coupled QVCO

QI Yuhua*, HE Rulong

(Electronic Engineering College, Naval University of Engineering, PLA, Wuhan 430033, China)

Abstract: Design techniques for a low-power low-phase-noise CMOS LC direct bulk-coupled quadrature voltage-controlled oscillator (QVCO) was presented in TSMC 0.13 μm CMOS technology. A capacitor tapping technique was used to lower the phase noise and achieve load-independent frequency of oscillation. Class-C operation was used to further reduce the phase noise and power consumption. Quadrature coupling was achieved using bulk coupling, leading to reduction in both power and area. Postlayout simulations showed that the QVCO achieved a measured phase noise of -119.11 dBc/Hz at 1 MHz offset from the 6 GHz carrier frequency while consuming only 2 mW and occupies an area of $0.75\text{ mm} \times 0.45\text{ mm}$.

Key words: voltage-controlled oscillator; bulk coupled; low phase noise; low power

0 引言

在大多数现代收发系统中,正交信号都扮演着重要的角色.为了得到较好的性能,要求在较低功耗下获得较低相位噪声的正交信号.目前,有多种用于产生正交信号的电路方法,例如文献[1]所采用的频率分频器电路,虽然该方法能产生所需求的正交信号,但是功耗太大;另一种方法是采用多相滤波器电路^[2],但是滤波器的损耗较大,为了产生功率足够的信号,需要额外的缓冲电路,导致电路的功耗上升;环形振荡器是产生正交信号最简单的方法^[3],但是相位噪声性能较差;第四种电路方法是采用正交压控振荡器 QVCO (Quadrature Voltage-Controlled Oscillator) 电路^[4],该方法能够在较低的功耗下产生较低相位噪声的正交信号.

传统的 QVCO 电路有两种类型:并联耦合 QVCO 和串联耦合 QVCO.对于并联耦合 QVCO,

耦合晶体管和开关对的并联引起了共振相位偏移,因而恶化了相位噪声,而在串联耦合 QVCO 中,晶体管的串联耦合降低了电路的电压裕度并且增加了电路的功耗.而采用衬底耦合技术的 QVCO 既取得了低相位噪声,又降低了功耗^[5].然而,上述这些电路结构的输出都与负载有关并且都需嵌有缓冲电路,因而增加了电路功耗.基于此,文献[6]提出了一种电容抽头技术,然而并没有阐明此技术对相位噪声的影响.本文设计了一种新颖的 QVCO 电路,该电路由两个与负载无关的传统压控振荡器 VCO (Voltage-Controlled Oscillator) 组成.并且在电路中采用电容抽头技术取得了与负载无关的振荡频率,降低了相位噪声;而且将交叉耦合晶体管对操作在丙类状态以进一步降低相位噪声和功耗.

1 电路设计

衬底耦合互补 QVCO 电路如图 1 所示.晶体

收稿日期:2015-05-13;修订日期:2015-11-01; * 通信联系人, E-mail: yuhua_qi1977@163.com

基金项目:军队科研重点资助项目(KJ2013 $\times\times\times\times$)

作者简介:戚玉华(1977-),男,湖北武汉人,讲师,硕士,主要从事集成电路设计等相关方面的研究工作.

管 M_1 、 M_2 和 M_3 、 M_4 组成互补电容交叉耦合晶体管对,该结构能够提供较大的回路电压摆幅.输出 Q_n 耦合到 M_2 、 M_4 的衬底上, Q_p 耦合到 M_1 、 M_3 的衬底上,输出 I_n 和 I_p 的耦合方式与 Q_n 和 Q_p 类似.NMOS 晶体管和 PMOS 晶体管全部耦合的结构能够取得较高的耦合系数,进而保持较低的相位误差.电感 L 和可变电容 C_1 组成谐振回路核心, C_1 和 C_2 作为抽头电容使用.

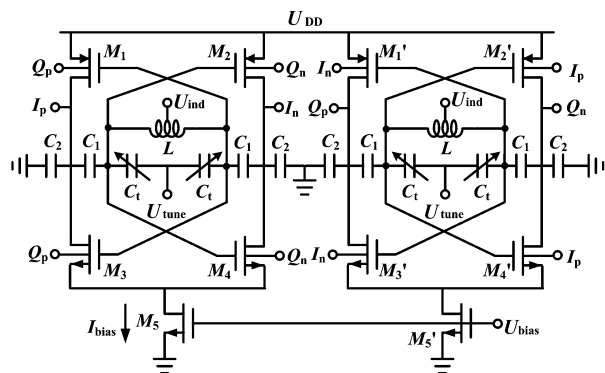


图 1 本文设计的衬底耦合 QVCO 电路图

Fig. 1 Proposed bulk-coupled load independent QVCO

1.1 直接衬底耦合

本文设计的 QVCO 的耦合采用直接衬底耦合技术,该技术避免了额外的并联或串联晶体管的使用.输出信号的共模电压正向偏置晶体管的衬底,可以获得较低的阈值电压,进而使得晶体管能够在低电压下,取得较低的功耗.而且阈值电压的降低,可以为互补结构中堆叠的 NMOS 和 PMOS 管对提供较大的电压裕度.并且衬底的正偏状态降低了 PMOS 管的闪烁噪声,改善了 QVCO 的相位噪声,鉴于衬底耦合取得了小于单位 1 的耦合系数,因而可以取得较优的相位噪声.

为了研究直接衬底耦合效应对相位噪声的影响,首先研究该效应对漏极电流开关速度的影响.漏极电流的开关速度表征了电路在零点处对噪声的灵敏度,可以用于评估相位噪声的大小.开关晶体管 M_3 的各级电压可以表示为:

$$U_g = A \cos(\omega_o t) + U_o, \quad (1)$$

$$U_d = A \cos(\omega_o t + \pi) + U_o, \quad (2)$$

$$U_b = A \cos(\omega_o t + \theta) + U_o. \quad (3)$$

其中: A 是振荡信号的电压幅度, ω_o 为振荡角频率, U_o 为输出端的直流偏置电压, θ 为衬底偏置时的初始相位.

在输出信号电压的零点处,可假定 M_3 工作在饱和区,此刻,若忽略沟道长度调制效应,则 M_3 的漏极电流为:

$$I_d = K (U_{gs} - U_t)^2, \quad (4)$$

其中: K 为晶体管的导电因子, U_{gs} 为栅源级电压, U_t 为晶体管的阈值电压. U_t 的表达式为:

$$U_t = U_{t0} - \gamma (\sqrt{\varphi} - \sqrt{|\varphi - U_{bs}|}). \quad (5)$$

式(5)中: U_{t0} 为衬底偏压为零时的阈值电压, γ 为体效应系数, φ 为半导体的表面势, U_{bs} 为衬底偏压.

定义漏极电流的开关速度如式(6):

$$\frac{\partial I_d}{\partial t} = 2K (U_{gs} - U_t) \left(\frac{\partial U_{gs}}{\partial t} - \frac{\partial U_t}{\partial t} \right). \quad (6)$$

由于晶体管源极电位恒定,因而有:

$$\frac{\partial U_{gs}}{\partial t} = \frac{\partial U_g}{\partial t} = -A\omega_o \sin(\omega_o t). \quad (7)$$

而且,阈值电压关于时间 t 的偏导数为:

$$\frac{\partial U_t}{\partial t} = \frac{A\gamma\omega_o \sin(\omega_o t + \theta)}{2\sqrt{|\varphi - U_{bs}|}}. \quad (8)$$

在正交信号注入衬底的情况下, $\theta = \pm \pi/2$,在零点处, $\omega_o t = \pm \pi/2$,因而式(7)和式(8)可重写如式(9):

$$\left. \frac{\partial U_{gs}}{\partial t} \right|_{\omega_o t = \pm \pi/2} = \mp A\omega_o, \quad (9)$$

$$\left. \frac{\partial U_t}{\partial t} \right|_{\omega_o t = \pm \pi/2} = \frac{A\gamma\omega_o \cos(\omega_o t)}{2\sqrt{|\varphi + U_s - U_o \pm A \sin(\omega_o t)|}} = 0.$$

将式(9)代入式(6)中,可见正交衬底交流耦合并没有对零点处的漏极电流开关速度造成影响,鉴于此,直接衬底耦合可以作为在低功耗下实现正交耦合的方法.然而,仅仅只有直流耦合作为输出偏置电压的话,降低了 U_t ,提高了漏极电流开关速度,因而,在本文设计中为了取得较好的相位噪声性能,同时采用直流和交流耦合^[7].

1.2 电容抽头技术

本文为了降低功耗和闪烁噪声,将 PMOS 管偏置在丙类工作状态下,文献[8]的研究成果表明相较于传统的 QVCO 而言,晶体管工作丙类状态下可以使得 QVCO 的相位噪声改善约 3.9 dB.为了进一步降低相位噪声,取得与负载无关的振荡频率,该 QVCO 采用电容抽头技术.图 1 中抽头电容 C_1 和 C_2 组成的电压分频器在不影响输出信号摆幅的前提下,增加了谐振回路的电压摆幅,进而改善了相位噪声.

附加在谐振回路上的并联寄生电容为:

$$C_{\text{par}} = C_1 - \frac{C_1^2}{C_1 + C_2 + C_{\text{par}}}, \quad (10)$$

其中: C_{par} 是由开关器件和输出缓冲所产生的寄生电容, C_1 和 C_2 是抽头电容.可见如果合理地选择 C_1 和 C_2 的值,可将寄生电容 C_{par} 的值降到很小,进而得到与输出负载无关的振荡频率,本文中 $C_1=0.13$ pF, $C_2=0.25$ pF.

QVCO 载频在频偏 $\Delta\omega$ 处的相位噪声可被表示为:

$$L\{\Delta\omega\} = 10\lg\left(\frac{\overline{i_n^2} \Gamma_{\text{rms}}^2}{2\Delta f q_{\text{max}}^2 \Delta\omega^2}\right), \quad (11)$$

其中: Γ 为脉冲敏感函数, $\overline{i_n^2}/\Delta f$ 为有源器件噪声, q_{max} 为谐振回路的最大电荷摆幅.

电容抽头技术的引入增加了谐振回路电压摆幅,随着谐振回路电压摆幅的增加,QVCO 相位噪声的降低量为:

$$\Delta L = \left| 10\lg\left(\frac{\Gamma_{\text{rms}1}^2}{\Gamma_{\text{rms}2}^2} \cdot \frac{q_{\text{max}2}^2}{q_{\text{max}1}^2}\right) \right| \geq \left| 20\lg\left(\frac{U_2}{U_1}\right) \right|, \quad (12)$$

其中:下标 1 代表的是引入电容抽头技术的 QVCO,下标 2 代表的是传统 QVCO,可见由于本文中 $C_1:C_2=1:1.9$,使得谐振回路摆幅增加到原先的 190%,由式(12)可得出,电容抽头技术使得 QVCO 的相位噪声至少应降低 5.5 dB.

2 电路设计与仿真

该 QVCO 基于 TSMC 0.13 μm CMOS 工艺设计,电路版图是另一个影响 Ka 波段 QVCO 性能的关键因素,其中的 LC 振荡回路的版图对其性能影响最大,此部分采用较厚的金属层以更好的减少寄生电容和寄生电阻.采用 Cadence Spectra RF 对其进行电路的仿真设计.并用 Cadence Virtuos 进行版图绘画,图 2 所示即为该 QVCO 的版图,版图大小为 0.75 mm \times 0.45 mm.该 QVCO 在 1.1 V 电压的供电下,所消耗的功耗为 2 mW.

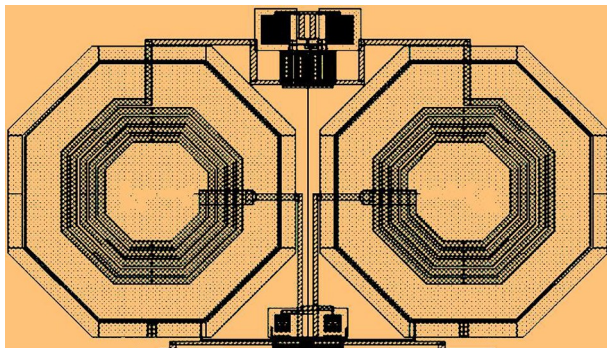


图 2 QVCO 版图

Fig. 2 Layout of the QVCO

图 3 给出了利用谐波平衡法所得到的 QVCO 振荡频率后仿真结果和输出射频功率随着调谐电压的变化曲线.图 4 给出了在载频 6 GHz 处,相位噪声的版图后仿真结果.

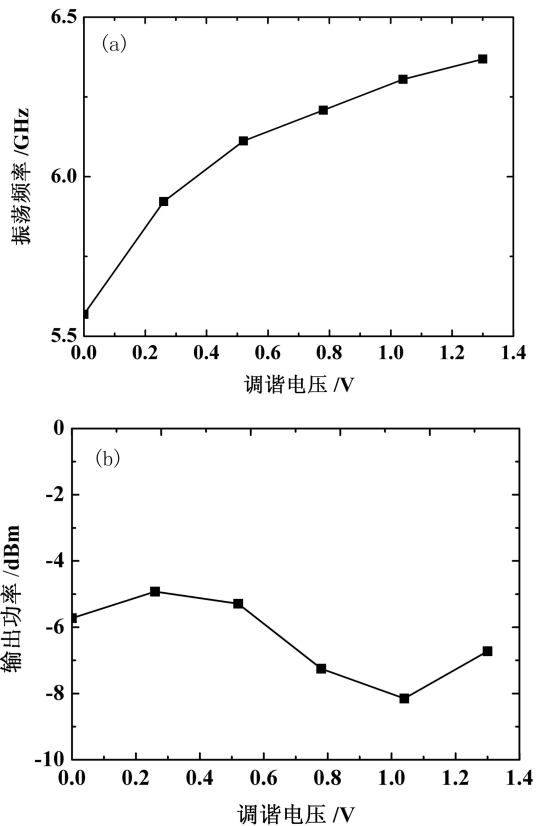


图 3 QVCO 振荡频率和输出射频功率的后仿真结果
(a) 振荡频率 (b) 输出射频功率

Fig. 3 Postlayout simulations of oscillation frequency and output power (a) oscillation frequency (b) output power

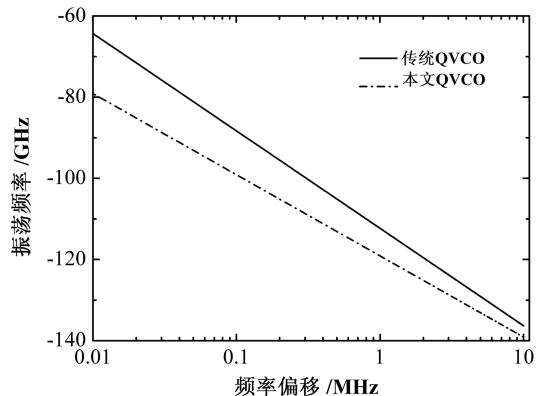


图 4 QVCO 相位噪声版图后仿真结果

Fig. 4 Postlayout simulations of phase noise

由图 3 可见振荡频率为 5.57~6.37 GHz,调谐范围为 800 MHz,并且 QVCO 的输出射频功率为 -8.15~-4.93 dBm,具有足够的功率用以驱动接收机当中 QVCO 的下级混频器电路.由图 4 可见在偏移载波 1 MHz 处,相位噪声为 -119.11 dBc/Hz,

相比较于传统的 QVCO, 相位噪声约改善了 6.7 dB. 可见, 本文所设计的 QVCO 的 FOM 指标达到 -191.7 dB/Hz, 取得了良好的性能.

表 1 总结了本文所设计的 QVCO 与以往文献的射频 QVCO 的性能比较结果, 其中 FoM 指标采用式(13)计算而得, 其中 PN 为中心振荡频率 f_{osc} 在频偏 Δf 处的相位噪声, P_{vco} 为电路的功耗, 由表

$$FOM = PN -$$

$$20\lg\left(\frac{f_{osc}}{\Delta f}\right) + 10\lg\left(\frac{P_{vco}}{1 \text{ mW}}\right). \quad (13)$$

表 1 射频 QVCO 的比较结果

Tab. 1 The comparison of radio-frequency QVCOs

文献	f_{osc}/GHz	PN / (dBc · Hz ⁻¹)	$\Delta f/\text{MHz}$	P_{vco}/mW	FOM / (dB · Hz ⁻¹)	工艺
[9]	22.1	-109	1	11.1	-185.4	0.18 μm SiGe BiCMOS
[10]	5.34	-110.5	1	1.75	-182.62	0.13 μm CMOS
[11]	10.55	-113.3	1	2.25	-190.2	65 nm CMOS
本文	6	-119.11	1	2	-191.7	0.13 μm CMOS

3 结论

低功耗低相位噪声 QVCO 有效地减小了晶体管的闪烁噪声, 并且降低了电路对于供电电压的要求, 降低了电路功耗. 而且, 衬底耦合技术的采用不需要附加额外的耦合晶体管, 改善了 QVCO 的相位噪声. 交叉耦合 PMOS 晶体管对工作在丙类状态

下, 进一步改善了相位噪声, 降低了电路功耗. 电容抽头技术的采用使 QVCO 取得了与负载无关的振荡频率. 版图后仿真结果表明: 该 QVCO 的振荡频率为 5.57~6.37 GHz, 实现了 -119.11 dBc/Hz@1MHz 较低的相位噪声, 而电路仅消耗了 2 mW 的功耗.

参考文献:

- [1] ZHANG J C, ZHANG Y M, LV H L, et al. A broadband regenerative frequency divider in InGaP/GaAs HBT technology [J]. Journal of Semiconductors, 2014, 35(7): 075004.
- [2] WANG K P, WANG Z G, LEI X M. A SAW-less first folded-conversion second down-conversion receiver for multistandard broadcasting radio applications [J]. IEEE Transactions on Microwave Theory and Techniques, 2013, 61(4): 1674-1680.
- [3] 卓汇涵, 张万荣, 靳佳伟, 等. 一种低功耗宽频率调谐范围的伪差分环形 VCO [J]. 半导体技术, 2015, 40(5): 343-347.
- [4] LEE K, LEE J, PARK J, et al. A novel Ku-band RTD-based quadrature VCO for low power applications [J]. IEEE Microwave and Wireless Components Letters, 2015, 25(5): 328-330.
- [5] EBRAHIMI E, NASEH S. A colpitts CMOS quadrature VCO using direct connection of substrates for coupling [J]. IEEE Transactions on Very Large Scale Integration (VLSI) Systems, 2013, 21(3): 571-574.
- [6] ZHANG Y, LIU P, LUO T N, et al. A low voltage low-phase-noise bottom-series LC QVCO using capacitor tapping technique [C] // IEEE MTT-S Int. Microw Symp Dig. Atlanta GA: IEEE, 2008: 237-240.
- [7] LIU P, SAH S P, JUNG J, et al. Load independent bulk-coupled low power quadrature LC VCO [C] // IEEE MTT-S Int Microw Symp Dig. Montreal QC Canada: IEEE, 2012: 1-3.
- [8] MAZZANTI A, ANDREANI P. Class-C harmonic CMOS VCOs with a general result on phase noise [J]. IEEE Journal of Solid-State Circuits, 2008, 43(12): 2716-2729.
- [9] NAKAMURA T, MASUDA T, SHIRAMIZU N, et al. A 1.1-V regulator-stabilized 21.4-GHz VCO and a 115% frequency-range dynamic divider for K-band wireless communication [J]. IEEE Transactions on Microwave Theory and Techniques, 2012, 60(9): 2823-2832.
- [10] 李静, 刘辉华. 超低电压正交压控振荡器设计 [J]. 微电子学与计算机, 2014, 31(2): 161-164.
- [11] 薛兵, 高博, 路小龙. CMOS 低相位噪声压控振荡器的设计 [J]. 微电子学, 2015, 45(1): 23-31.

责任编辑: 任长江